

DIALOG(R)File 347:JAPIO
(c) 1999 JPO & JAPIO. All rts. reserv.

04378350 **Image available**

LIQUID CRYSTAL DISPLAY DEVICE AND EQUIPMENT USING THE SAME

PUB. NO.: **06-022250** [JP 6022250 A]

PUBLISHED: January 28, 1994 (19940128)

INVENTOR(s): HAYAKAWA TOMIHIRO

APPLICANT(s): CASIO COMPUT CO LTD [350750] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: **04-173054** [JP 92173054]

FILED: June 30, 1992 (19920630)

INTL CLASS: [5] H04N-005/66; G02F-001/133; G02F-001/133; G02F-001/133;

G02F-001/135; G06F-015/64

JAPIO CLASS: 44.6 (COMMUNICATION -- Television); 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.9 (COMMUNICATION -- Other); 45.4 (INFORMATION PROCESSING -- Computer Applications)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS)

JOURNAL: Section: E, Section No. 1543, Vol. 18, No. 234, Pg. 43, April 28, 1994 (19940428)

ABSTRACT

PURPOSE: To provide an inexpensive liquid crystal display device capable of miniaturization and the equipment using the display device by integrating a picture read section comprising a photoelectric conversion element or the like to a matrix liquid crystal display panel.

CONSTITUTION: A thin film transistor(TR) TFT1 and a capacitive element C1 are formed in the vicinity of each crossing among plural data lines L101,102... and plural gate lines L201, 202... and a photodiode HD is used to supply a photo current is provided in each of the plural data lines L101, 102..., and capacitive elements C1, C2 are provided in each of the plural data lines L101, 102... and a diode D used to prevent the display data use capacitive element C2 from being charged due to a photo current supplied from the photodiode HD is provided between the capacitive elements C1, C2.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-22250

(43)公開日 平成6年(1994)1月28日

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 04 N 5/66	1 0 2 B	9068-5C		
G 02 F 1/133	5 0 5	9226-2K		
	5 3 0	9226-2K		
	5 5 0	9226-2K		
	1/135	9226-2K		

審査請求 未請求 請求項の数2(全5頁) 最終頁に続く

(21)出願番号 特願平4-173054

(71)出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(22)出願日 平成4年(1992)6月30日

(72)発明者 早川 富博

東京都羽村市栄町3丁目2番1号 カシオ
計算機株式会社羽村技術センター内

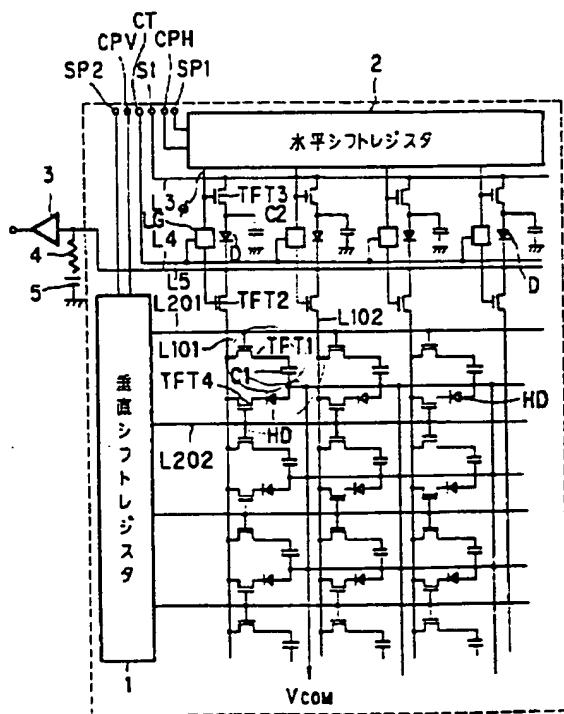
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 液晶表示装置およびそれを用いた機器

(57)【要約】

【目的】本発明は、マトリクス型液晶表示パネルに光電変換素子等からなる画像読取部を一体に形成することにより、安価で、且つ装置を小形化し得る液晶表示装置およびそれを用いた機器を提供することを目的とする。

【構成】本発明は、複数のデータ線L101, L102…と複数のゲートラインL201, L202…が交差する各交差部付近に薄膜トランジスタTFT1と容量素子C1を形成すると共に前記データ線L101, L102…に光電流を供給するフォトダイオードHDを設け、かつ前記各データ線L101, L102…上に前記容量素子C1, C2と、この容量素子C1, C2間に前記フォトダイオードHDから供給される光電流によって前記表示データ用容量素子C2が充電されるのを防止するダイオードDを設けて構成する。



【特許請求の範囲】

【請求項 1】 複数のデータ線と複数のアドレス線が交差する各交差部付近にスイッチング素子と容量素子を形成すると共に前記データ線に光電流を供給する光電変換素子を設け、かつ前記各データ線上に前記容量素子を充電するための表示データ用容量素子と、前記光電変換素子から供給される光電流によって前記表示データ用容量素子が充電されるのを防止する充電防止素子を設けたことを特徴とする液晶表示装置。

【請求項 2】 請求項 1 記載の液晶表示装置を集光レンズを有する機器本体内に設け読み取りおよび表示可能としたことを特徴とする液晶表示装置を用いた機器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はマトリクス型液晶表示パネルに光電変換素子等からなる画像読取部を一体に形成した液晶表示装置およびそれを用いた機器に関する。

【0002】

【従来の技術】 従来、光信号から画像信号を読み出す CCD 等の光電変換素子を用いたエリアセンサと、画像信号を表示する液晶表示装置とは別々に構成されていた。その為、このようなエリアセンサの機能と液晶表示装置の機能を有する電子機器は大型化する欠点があった。そこで、エリアセンサ一体型液晶表示装置が検討されている。この場合、階調表示をするため液晶表示装置駆動用のシフトレジスタや表示データ用の容量素子も一体化すると、コスト的に大きなメリットが生ずる。

【0003】

【発明が解決しようとする課題】 従来はエリアセンサと液晶表示装置の 2 つのデバイスが必要になり、高価になると共に、装置が大型化する欠点があった。

【0004】 本発明は上記の実情に鑑みてなされたもので、マトリクス型液晶表示パネルに光電変換素子等からなる画像読取部を一体に形成することにより、安価で、且つ装置を小形化し得る液晶表示装置およびそれを用いた機器を提供することを目的とする。

【0005】

【課題を解決するための手段】 本発明は上記課題を解決するために、複数のデータ線と複数のアドレス線が交差する各交差部付近にスイッチング素子と容量素子を形成すると共に前記データ線に光電流を供給する光電変換素子を設け、かつ前記各データ線上に前記容量素子を充電するための表示データ用容量素子と、前記光電変換素子から供給される光電流によって前記表示データ用容量素子が充電されるのを防止する充電防止素子を設けて液晶表示装置を構成することを特徴とするものである。又、前記液晶表示装置を集光レンズを有する機器本体内に設け読み取りおよび表示可能としたことを特徴とするものである。

【0006】

【作用】 本発明は、マトリクス型液晶表示パネルに光電変換素子等からなる画像読取部を一体に形成することにより、装置を小形化することができ、しかも取り扱いが容易であり、また安価にすることができる。

【0007】

【実施例】 以下図面を参照して本発明の実施例を詳細に説明する。

【0008】 図 1 は本発明液晶表示装置の一実施例を示す回路図である。即ち、駆動回路一体型のアクティブマトリクス液晶表示パネルは各データ線 L 101, 102 ……と共通電位 V_{COM} との間にそれぞれスイッチング素子の薄膜トランジスタ TFT 1 及び容量素子 C 1 が直列に接続され、前記各薄膜トランジスタ TFT 1 のゲートはアドレス線のゲートライン L 201, L 202 ……に接続される。このゲートライン L 201, L 202 ……は垂直シフトレジスタ 1 に接続される。この垂直シフトレジスタ 1 にはスタートパルス S P 2 及び垂直用クロック信号 C P V が加えられる。このスタートパルス S P 2 及び垂直用クロック信号 C P V により垂直シフトレジスタ 1 は薄膜トランジスタ TFT 1 をオンして容量素子 C 1 に信号電荷を蓄積する。前記各データ線 L 101, 102 ……はスイッチング素子の薄膜トランジスタ TFT 2 を介して充電防止素子のダイオード D のカソードに接続され、このダイオード D のアノードは表示データ用容量素子 C 2 を介して接地されると共にスイッチング素子の薄膜トランジスタ TFT 3 を介して映像信号ライン L 3 に接続される。前記映像信号ライン L 3 には映像信号 S 1 が加えられる。前記各薄膜トランジスタ TFT 3 のゲートは水平シフトレジスタ 2 に接続されると共に論理ゲート L G の一方の入力端に接続される。水平シフトレジスタ 2 にはスタートパルス S P 1 及び水平用クロック信号 C P H が加えられる。このスタートパルス S P 1 及び水平用クロック信号 C P H により水平シフトレジスタ 2 は薄膜トランジスタ TFT 3 をオンして表示データ用容量素子 C 2 に信号電荷を蓄積する。また、前記論理ゲート L G の他方の入力端には制御信号 C T が供給される制御信号ライン L 5 に接続され、この論理ゲート L G の出力端は薄膜トランジスタ TFT 2 のゲートに接続されている。

【0009】 しかし、映像信号 S 1 は映像信号ライン L 3 を通り薄膜トランジスタ TFT 3 のうち、ゲート信号が加えられてオンされた薄膜トランジスタ TFT 3 を通って、表示データ用容量素子 C 2 に信号電荷を蓄積する。このようにして表示データ用容量素子 C 2 に信号電荷を蓄積する処理を全データ線 L 101, 102 ……について逐次行い、1 走査ライン分の表示データ用容量素子 C 2 に信号電荷を蓄積する処理を完了した時点で、論理ゲート L G によって制御される薄膜トランジスタ TFT 2 をオンすると共に、これに同期して垂直シフトレジスタ 1 からゲートライン L 201, L 202 ……に水平

走査信号を加えて選択された画素すなわち薄膜トランジスタTFT1及び容量素子C1に信号電荷を伝送している。論理ゲートLGの真理値表は図7に示され、また、その回路の一例が図8に示される。これらの図において、φは水平シフトレジスタ2の出力パルスである。また、制御信号CTは画像表示の場合と後述する画像読み取りの場合とでは異なる周期およびパルス幅を有するものであり、上述せる画像表示の場合には、データ容量素子C2への信号電荷の蓄積が終了した時点で、容量素子C1に信号電荷を伝送するに十分な時間制御信号ラインL5に加えられる。

【0010】次に、光電変換素子等からなる画像読み取り部について説明する。各データ線L101, 102……と共に電位V_{COM}との間にはスイッチング素子の薄膜トランジスタTFT4及び光電変換素子例えばa-SiフォトダイオードHDが直列に接続され、前記各薄膜トランジスタTFT4のゲートはゲートラインL202……に接続される。前記各薄膜トランジスタTFT2とダイオードDとの接続点には出力ラインL4が接続され、この出力ラインL4はビデオ増幅器3の入力端子に接続されると共に抵抗4を介してフォトダイオードプリチャージ用電源5に接続される。なお、この実施例では前記ビデオ増幅器3、抵抗4、電源5を除く装置全体、すなわち点線6内はすべて薄膜ディポジションにより形成される。

【0011】即ち、垂直シフトレジスタ1からゲートラインL202……にゲート信号が供給されると、薄膜トランジスタTFT4がオンして各フォトダイオードHDとデータ線L101, 102……が導通する。画像読み取りの場合、制御信号CTは水平シフトレジスタ2から出力される出力パルスφに同期して制御信号ラインL5に加えられるようになっており、この状態において、水平シフトレジスタ2から出力パルスφが出力されると、薄膜トランジスタTFT2のゲートにゲート信号が供給されることになり、薄膜トランジスタTFT2が順次オンして、フォトダイオードHDに光電変換により発生した1画素づつのデータがビデオ増幅器3に入力される。この場合、薄膜トランジスタTFT4およびTFT2を介して出力ラインL4に伝送された光電流は、充電防止阻止のダイオードDに阻止されるので、表示データ用容量素子C2に充電されることはない。

【0012】図2は本発明液晶表示装置の一実施例に係る電極構成を示す平面図、図3は図2のA-A'線断面図であり、蒸着スパッタ、プラズマCVD、エッチング等によって薄膜積層されて形成される。即ち、ガラス基板11の上には絶縁膜12が積層して形成され、この絶縁膜12上には透明なアノード電極13、絶縁膜14、142及びシリコン半導体層15が所定のパターンに積層して形成される。前記アノード電極13上にはp⁺a-Si層16、ia-Si層17及びn⁺a-Si

層18が順次が積層して形成される。前記シリコン半導体層15上にはソース電極19、ドレイン電極20及び絶縁膜21、22が所定のパターンに積層して形成され、この絶縁膜21上にはゲート電極23が積層して形成される。前記n⁺a-Si層18及び絶縁膜141の上にはカソード電極24が積層して形成され、カソード電極24とソース電極19は接続される。前記絶縁膜142上にはデータ線L1が積層して形成され、データ線L1とドレイン電極20は接続される。前記カソード電極24、ソース電極19、データ線L1及びドレイン電極20の上には絶縁膜25が積層して形成され、この絶縁膜25上には例えばCr等の遮光マスク26が積層して形成される。前記絶縁膜21、ゲート電極23、シリコン半導体層15、ソース電極19及びドレイン電極20は薄膜トランジスタTFT4を構成し、前記カソード電極24、n⁺a-Si層18、ia-Si層17、p⁺a-Si層16及びアノード電極13はフォトダイオードHDを構成する。図2中、L2はゲートライン、27は透明画素電極、28は薄膜トランジスタTFT1のソース電極、29は薄膜トランジスタTFT1のシリコン半導体層、30は薄膜トランジスタTFT1のドレイン電極である。

【0013】図4は図1～図3の画像読み取り部を一体に形成した液晶表示装置を用いた電子カメラの一例を示す構成図である。即ち、入射光は集光レンズ31で集光されて後、ハーフミラー32で反射されて図1～図3の画像読み取り部を一体に形成した液晶表示装置33に入力される。この液晶表示装置33では入射された画像を読み取ってメモリに記憶する。前記ハーフミラー32の後部にはバックライト36が設けられる。又、液晶表示装置33に表示された画像は反射板34で反射されて後、ズーム用接眼レンズ35を通して肉眼で見る事ができる。

【0014】図5は図1～図3の画像読み取り部を一体に形成した液晶表示装置を用いたテレビ電話の一例を示す構成図である。即ち、通話者の画像は集光レンズ41で集光されて後、反射板42及びハーフミラー46で反射されて図1～図3の画像読み取り部を一体に形成した液晶表示装置431に入力される。この液晶表示装置431では入射された画像を読み取って相手側に送信すると共に表示する。一方、相手側からの画像は液晶表示装置432に表示される。44はバックライト、45は自在懸手である。

【0015】図6は図1～図3の画像読み取り部を一体に形成した液晶表示装置を用いたハンディコピーの一例を示す構成図である。即ち、原稿51は接紙ローラ52により走行され、この接紙ローラ52の外周にはアイドラー53を介してスリット付円板54の回転軸が連結され、スリット付円板54は接紙ローラ52の回転に比例した回転をする。このスリット付円板54の回転数はフォトカプラ55で検出されエンコーダ出力信号Sとして出力さ

れる。前記スリット付円板54及びフォトカプラ55はエンコーダを構成する。前記原稿51にはLEDアレイ56からの光が照射され、原稿51からの反射光は集光レンズ57及び反射板58を介して図1～図3の画像読取部を一体に形成した液晶表示装置59のフォトダイオードHD等よりなる画像読取部に入力される。液晶表示装置59の駆動回路一体型のアクティブマトリクス液晶表示パネルの後部には反射板60が設けられる。

[0016]

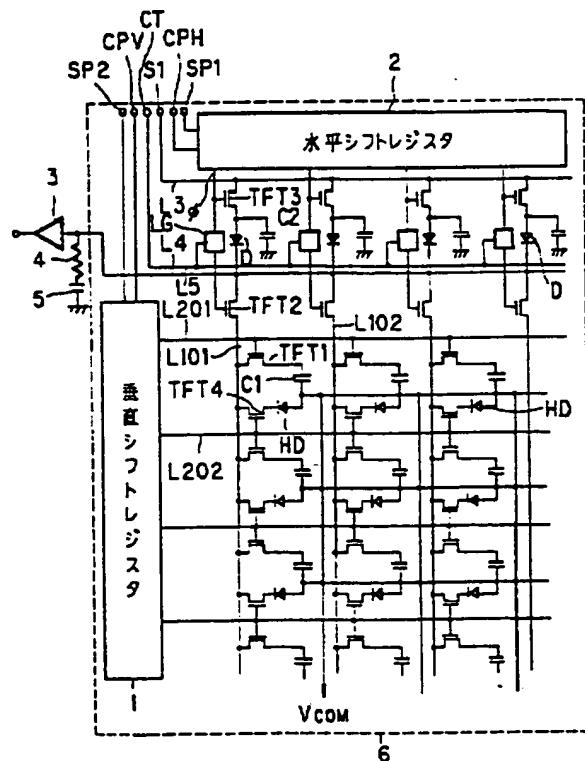
【発明の効果】以上述べたように本発明によれば、マトリクス型液晶表示パネルに光電変換素子等からなる画像読取部を一体に形成することにより、装置を小形化することができ、しかも取扱いが容易であり、また安価にすることができる。

【図面の簡単な説明】

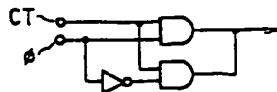
【図1】本発明に係る液晶表示装置の一実施例を示す回路図である。

【図2】本発明に係る液晶表示装置の一実施例に係る電

〔图1〕



[图 8]



極構成を示す平面図である。

(図3) 図2のA-A' 断面図である。

【図4】本発明に係る電子カメラの一例を示す構成図である。

【図5】本発明に係るテレビ電話の一例を示す構成図である。

【図6】本発明に係るハンディコピーの一例を示す構成図である。

【図7】図1に示された論理ゲートLCの真理値表である。

【図8】論理ゲートLGの一例を示す回路図である。

【符号の説明】

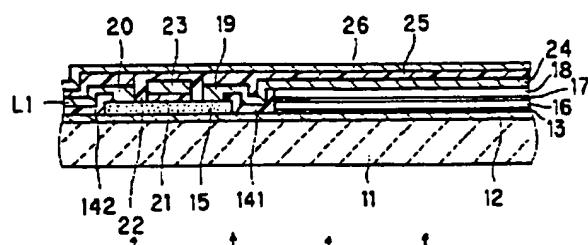
1…垂直シフトレジスタ、2…水平シフトレジスタ、3…ビデオ増幅器、4…抵抗、5…フォトダイオードプリチャージ用電源、TFT1～TFT4…スイッチング用薄膜トランジスタ、C1…容量素子、C2…表示データ用容量素子、HD…フォトダイオード、D…ダイオード。

〔图2〕

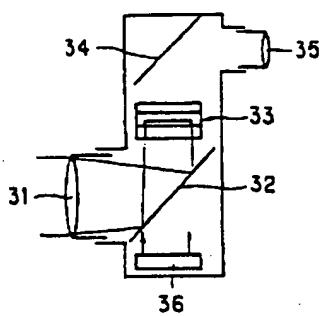
[図 7]

CT	φ	出力
0	0	0
0	1	0
1	0	1
1	1	1

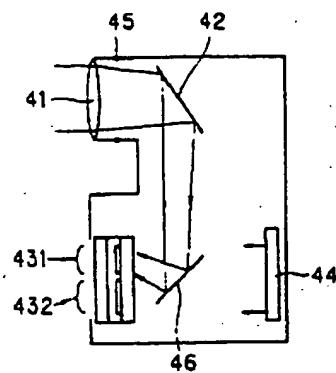
【图3】



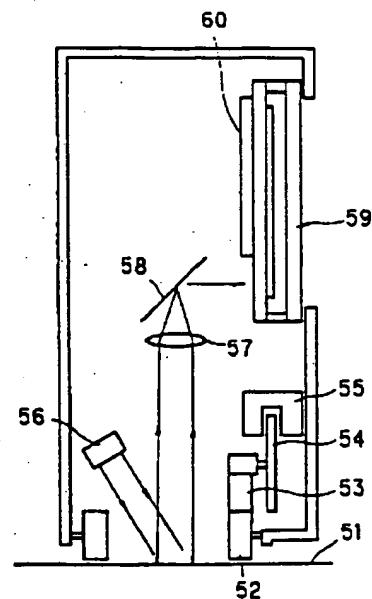
【図4】



【図5】



【図6】



フロントページの続き

(51) Int. Cl. 5

G 0 6 F 15/64

識別記号 庁内整理番号

3 2 0 A 9073-5 L

F I

技術表示箇所